CFO 18013 10/189,9195/sug

日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

2003年 3月11日

出 願 番 号 Application Number:

特願2003-064996

[ST. 10/C]:

[JP2003-064996]

出 願 Applicant(s):

キヤノン株式会社

2004年 3月22日

特許庁長官 Commissioner, Japan Patent Office 今井原



【書類名】

特許願

【整理番号】

252687

【提出日】

平成15年 3月11日

【あて先】

特許庁長官殿

【国際特許分類】

G03G 15/01

【発明の名称】

周波数変調装置

【請求項の数】

1

【発明者】

【住所又は居所】

東京都大田区下丸子3丁目30番2号 キヤノン株式会

社内

【氏名】

関 雄一

【特許出願人】

【識別番号】

000001007

【氏名又は名称】

キヤノン株式会社

【代表者】

御手洗 富士夫

【代理人】

【識別番号】

100081880

【弁理士】

【氏名又は名称】

渡部 敏彦

【電話番号】

03 (3580) 8464

【手数料の表示】

【予納台帳番号】

007065

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

要

【物件名】

要約書 1

【包括委任状番号】 9703713

【プルーフの要否】

【書類名】 明細書

【発明の名称】 周波数変調装置

【特許請求の範囲】

【請求項1】 像担持体上のレーザビームで走査される主走査ラインを画素単位で複数のセグメントに分割するセグメント分割手段と、基準クロック周期と前記複数のセグメントにそれぞれ対応する変倍係数とに基づいて前記複数のセグメントにそれぞれ対応する補助クロック周期を算出する補助クロック算出手段と、予め設定されている初期周期値と前記複数のセグメントにそれぞれ対応する補助クロック周期とに基づいて前記複数のセグメントにそれぞれ対応する画像クロックを生成する画像クロック生成手段とを有する周波数変調装置であって、

基準画像を読み取り、該読み取られた基準画像中の前記複数のセグメントにそれぞれ対応する注目画像間距離を計測する走査間隔計測手段と、

基準値を格納する基準値格納手段と、

前記計測された注目画像間距離のそれぞれと前記基準値との誤差比率を算出する誤差比率算出手段と、

前記算出された誤差比率のそれぞれに応じて対応するセグメントの変倍係数を 変更する変倍係数変更手段と

を備えることを特徴とする周波数変調装置。

【発明の詳細な説明】

 $[0\ 0\ 0\ 1]$

【発明の属する技術分野】

本発明は、感光ドラムなどの像担持体上を走査するレーザビームのオン/オフ 制御に用いられる画像クロックを生成する周波数変調装置に関する。

 $[0\ 0\ 0\ 2]$

【従来の技術】

電子写真方式の画像形成装置においては、一般に、半導体レーザのレーザビーム駆動回路により発光するレーザビームが画像信号によってオン/オフされ、このレーザビームを回転多面鏡(ポリゴンミラー)で走査し、 $f-\theta$ レンズを介して感光ドラムに照射することによって、潜像形成が行われる。 $f-\theta$ レンズは、

レーザビームの集光作用、走査の時間的な直線性を保証するような歪曲収差の補正作用などの光学特性を有し、レーザビームを、感光ドラム上に等速で結合走査するために設けられる。よって、 $f-\theta$ レンズの特性は、走査方向での印字精度に大きな影響を与えるものである。

[0003]

ここで、図10に印字位置と $f-\theta$ レンズの歪率との関係の一例を示す。 $f-\theta$ レンズにおいては、その中央部(印字位置中央)から端部に進むほど、歪率が大きくなり、これが画像両端での印字位置のずれの発生に大きな影響を及ぼす。

[0004]

このような $f-\theta$ レンズの特性に起因する印字位置のずれを極力小さく抑制するために、従来では周波数変調技術を用いて画像書き出しクロックの周波数を変調し、電気的に印字位置のずれを補正する技術が用いられている。例えば、1 走 査区間に対して一意的に周波数を可変する方法や、1 走査区間を分割し、アナログ的に周波数を変調する方法などがある。

$[0\ 0\ 0\ 5]$

【特許文献1】

特開平2-282763号公報

[0006]

【発明が解決しようとする課題】

しかしながら、図10から分かるように、 $f-\theta$ レンズの特性は複雑であり、かつレンズ材質によっては歪率が大きくなるので、1走査区間に対して一意的に周波数を可変する方法や、1走査区間を分割し、アナログ的に周波数を変調する方法では、 $f-\theta$ レンズの特性に起因する印字位置のずれに対する補正精度が見込めず、その結果、印字品質を損なうことになる。

[0007]

本発明の目的は、印字品質を損なうことなく、印字比率を補正することができる画像形成装置を提供することにある。

[0008]

【課題を解決するための手段】

本発明は、上記目的を達成するため、像担持体上のレーザビームで走査される主走査ラインを画素単位で複数のセグメントに分割するセグメント分割手段と、基準クロック周期と前記複数のセグメントにそれぞれ対応する変倍係数とに基づいて前記複数のセグメントにそれぞれ対応する補助クロック周期を算出する補助クロック算出手段と、予め設定されている初期周期値と前記複数のセグメントにそれぞれ対応する補助クロック周期とに基づいて前記複数のセグメントにそれぞれ対応する画像クロックを生成する画像クロック生成手段とを有する周波数変調装置であって、基準画像を読み取り、該読み取られた基準画像中の前記複数のセグメントにそれぞれ対応する注目画像間距離を計測する走査間隔計測手段と、基準値を格納する基準値格納手段と、前記計測された注目画像間距離のそれぞれと前記基準値との誤差比率を算出する誤差比率算出手段と、前記算出された誤差比率のそれぞれに応じて対応するセグメントの変倍係数を変更する変倍係数変更手段とを備えることを特徴とする。

[0009]

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照しながら説明する。

[0010]

図1は本発明の一実施形態に係る画像形成装置の光学走査ユニットの構成を模式的に示す図である。

$[0\ 0\ 1\ 1]$

光学走査ユニットは、図1に示すように、半導体レーザおよびコリメートレンズ (図示せず) などから構成されるレーザユニット36と、レーザユニット36 を駆動するレーザ駆動回路35とを有する。レーザ駆動回路35には、レーザビームのオン/オフ制御のための制御信号として、後述する、印字パターン制御信号と画像クロックとが主走査倍率補正回路から供給される。

$[0\ 0\ 1\ 2\]$

非画像領域において、レーザユニット36から出射したレーザビームL1は、 シリンドリカルレンズ37を介して、ポリゴンミラー38に到達する。ポリゴン ミラー38は、スキャナモータユニット39によって等角速度で回転されている 。ポリゴンミラー38に到達したレーザビームは、ポリゴンミラー38によって偏向され、この偏向されたレーザビームは、 $f-\theta$ レンズ40に入射する。 $f-\theta$ レンズ40に入射したレーザビームは、 $f-\theta$ レンズ40の集光作用、歪曲収差補正作用を受けて、感光ドラム42の回転方向と直角方向に等速走査するレーザビームに変換される。そして、このレーザビームは、ビーム検出センサ43によって受光される。

[0013]

画像領域においては、レーザビームL2が、レーザビームL1と同様に、シリンドリカルレンズ37、ポリゴンミラー38および $f-\theta$ レンズ40を経て、感光ドラム42の回転方向と直角方向に等速走査するレーザビームに変換される。そして、 $f-\theta$ レンズ40を通過したレーザビームは、反射ミラー41で反射され、感光ドラム42上に照射される。この照射されたレーザビームにより、感光ドラム42上には潜像が形成され、この形成された潜像は、トナーによりトナー像として可視像化される。そして、このトナー像が用紙上に転写、定着され、これにより、用紙上には画像が形成される。

$[0\ 0\ 1\ 4]$

次に、上記主走査倍率補正回路について図2を参照しながら説明する。図2は 本発明の一実施形態に係る主走査倍率補正回路の構成を示すブロック図である。

[0015]

主走査倍率補正回路は、画像クロックを変調することによって、主走査ラインの印字比率(印字位置のずれ)を補正することが可能な回路である。主走査倍率補正回路は、図2に示すように、主走査間隔dk検出回路1を備える。主走査間隔dk検出回路1は、後述する画像読取り部で読み取られた基準画像中の注目画素間距離を主走査間隔として検出し、その検出された間隔の値を示す主走査間隔信号2を出力する。この主走査間隔信号2は、主走査間隔dk計測回路3に入力され、主走査間隔dk計測回路3は、主走査間隔信号2を、時間データである主走査間隔計測信号4に変換する。この主走査間隔dk検出回路1および主走査間隔dk計測回路3の詳細については、後述する。

[0016]

主走査間隔計測信号 4 は、スイッチ S W に入力される。ここで、スイッチ S W の切り替えは、画像クロック生成部 1 7 から出力された変調クロック制御信号 3 により制御され、このスイッチ S W の切り替え動作に応じて、主走査間隔計測信号 4 は、初期誤差比率 y 0 算出回路 7 または誤差比率 y k 算出回路 1 3 に供給される。

[0017]

初期誤差比率 y 0 算出回路 7 は、主走査間隔計測信号 4 が示す値と初期値 d s 格納回路 5 に予め設定された初期値 6 との比率を算出し、その比率を初期誤差比率信号 8 として出力する。この初期誤差比率信号 8 は初期誤差比率 y 0 格納回路 9 に格納される。

[0018]

誤差比率 y k 算出回路 1 3 は、主走査間隔計測信号 4 が示す値と所定値 d 格納回路 1 1 に予め設定されている所定値 1 2 との比率を算出し、その比率を誤差比率信号 1 4 として出力する。この誤差比率信号 1 4 は、誤差比率 y k 格納回路 1 5 に格納される。

[0019]

初期誤差比率 y 0 格納回路 9 に格納された初期誤差比率信号 8 および誤差比率 y k 格納回路 1 5 に格納された誤差比率信号 1 4 は画像クロック生成部 1 7 に入力される。画像クロック生成部 1 7 は、上記初期誤差比率信号 8 が示す値または誤差比率信号 1 4 が示す値に基づいて予め設定された画像クロックを周波数変調し、画像クロック 1 8 として出力する。また、画像クロック生成部 1 7 は、上記画像読取り部で読み取られた画像を示す印字パターン制御信号 1 9 を出力する。

[0020]

次に、上記画像クロック生成部17の構成について図3および図4を参照しながら説明する。図3は図2の画像クロック生成部17の構成を示すブロック図、図4はセグメントとセグメント内の画像クロック18の周期との関係を示すグラフである。

[0021]

画像クロック生成部17は、図3に示すように、基準クロック発生部20と、

変倍係数設定レジスタ22と、補助画素発生回路24と、初期周期設定レジスタ26と、変調クロック制御回路30と、画素数設定レジスタ31と、変調クロック発生回路28とを有する。

[0022]

基準クロック発生部20は、任意の周波数である基準クロック信号21を発生する。変倍係数設定レジスタ22においては、誤差比率γkに応じて、基準クロック信号21の周期比率を可変するための変倍係数23が設定され、保持される。

[0023]

補助画素発生回路 24 は、基準クロック信号 21 および変倍係数 23 に基づいて補助画素周期 25 を発生する。ここで、例えば基準クロック信号 21 の周期を τ ref、変倍係数 23 を α k、補助画素周期 25 を Δ τ とすると、 Δ τ は次の(1)式で表される。

[0024]

 $\Delta \tau = \alpha k \cdot \tau \text{ ref} \qquad \cdots (1)$

ここで、変倍係数 23 (α k) は、補助画素周期 25 (Δ τ) が画像 α 口ック 18 8 の周期より充分に短くなるような値に設定されている。

$[0\ 0\ 2\ 5]$

初期周期設定レジスタ26においては、初期誤差比率 γ 0に応じて、画像クロック生成部17から出力される画像クロック18の周期の初期値27(τ vdo)が設定され、保持される。

[0026]

変調クロック制御回路30は、主走査方向に走査する1ライン内を、任意数の画素で構成するセグメントに分割し、複数のセグメントを形成する。そして、変調クロック制御回路30は、各セグメント間または各セグメント内での画像クロック周期を制御する。セグメント内の画素数は、画素数設定レジスタ31内の画素数設定値32によって設定される。各セグメント間での画素数は、同一数でも異なる値でもよい。

[0027]

ここで、変調クロック制御回路30の動作の詳細について説明する。変調クロック制御回路30は、ビーム検出センサ43から出力される書き出し基準となる信号であるビーム検出信号(BD信号)29が入力されると、最初のセグメント(セグメント0)に対する変調クロック制御信号33を生成し、変調クロック発生回路28に出力する。この変調クロック制御信号33を受けた変調クロック発生回路28は、初期周期設定レジスタ26に保持されている初期周期27(rvdo)の画像クロック18を出力する。

[0028]

[0029]

 $\Delta T1 = \tau \text{ vdo} + \alpha 1 \cdot \tau \text{ ref}$

 \cdots (2)

ここで、α1はセグメント1に対する変倍係数である。

[0030]

同様に、さらに次のセグメント(セグメント 2)に対しては、変調クロック制御回路 3 0 は、さらに次のセグメント(セグメント 2)に対する変調クロック制御信号 3 3 を変調クロック発生回路 2 8 に出力する。この変調クロック制御信号 3 3 を受けた変調クロック発生回路 2 8 は、補助画素周期 2 5 と初期周期 2 7 に基づいて次の(3)式で表される周期を有する変調クロック信号 Δ T2を画像クロック 1 8 として生成する。

[0031]

 $\Delta T2 = \tau \text{ vdo} + \alpha 1 \cdot \tau \text{ ref} + \alpha 2 \cdot \tau \text{ ref} \qquad \cdots (3)$

ここで、α2はセグメント2に対する変倍係数である。

[0032]

セグメント2以降にさらにセグメントがある場合も、同様の手順で、そのセグ

メントに対する変調クロック信号が生成され、画像クロック18として出力される。

[0033]

以上のように、変調クロック制御回路30の制御により、1走査ライン内で複数の周期を有する画像クロック18が変調クロック発生回路28から出力されることになる。

[0034]

さらに、変調クロック制御回路30においては、各セグメントの切り替えの少なくとも1個所で、切り替え前セグメント内の最終画素または最終画素から遡った任意の複数画素が選択され、選択された画素を含む印字パターン制御信号19を発生する。ただし、各ラインにおけるセグメント切り替えパターンの出力場所は、同一位置とする。

[0035]

上述した制御方法の場合は、1走査ラインを複数のセグメントに分割し、セグメント毎に一定の画像クロック18を生成するものであるが、各セグメント内において画像クロックの周波数変調を行うようにしてもよい。

[0036]

このセグメント内で画像クロックの周波数変調を行う場合についてのセグメント周期の制御方法について図5を参照しながら説明する。図5はセグメント内の画像クロック18の周期を多段階に可変させたときの関係を示すグラフである。

[0037]

[0038]

$$\Delta \tau a = (\alpha 1 \cdot \tau \operatorname{ref}) / n \qquad \cdots (4)$$

$$\Delta T 0 = \tau \operatorname{vdo} + \{n \cdot (n+1) / 2\} \cdots \{(\alpha 1 \cdot \tau \operatorname{ref}) / n\}$$

$$= \tau \, \text{vdo} + \left\{ \left(n+1 \right) / 2 \cdot \left(\alpha \, 1 \cdot \tau \, \text{ref} \right) \right\} \qquad \cdots (5)$$

 $[0\ 0\ 3\ 9]$

$$\Delta T0 = n \cdot \tau \text{ vdo} \qquad \cdots \quad (6)$$

一方、初期セグメントの次のセグメントすなわちセグメント1に対して、変倍係数(セグメント1)を α 2、基準クロック周期を τ refとすると、セグメント1での1画素当りの周期 Δ τ bおよびセグメント1の総周期 Δ τ 1は、次の(7)および(8)式で表される。

 $[0\ 0\ 4\ 0]$

$$\Delta \tau b = (\alpha \ 2 \cdot \tau \operatorname{ref}) / n \qquad \cdots (7)$$

$$\Delta T1 = \tau \operatorname{vdo} + \{ n \cdot (n+1) / 2 \} \cdot \{ (\alpha \ 2 \cdot \tau \operatorname{ref}) / n \}$$

$$= \tau \operatorname{vdo} + \{ (n+1) / 2 \} \cdot (\alpha \ 2 \cdot \tau \operatorname{ref}) \qquad \cdots (8)$$

そして、さらに以降の各セグメントに関しても、同様の式で1画素当りの周期 Δτbおよび各セグメントの総周期ΔTn(n≥2)を表すことができる。

[0041]

このように、初期セグメント(セグメント 0)から画像クロック 1 8 の周波数を可変する場合、初期セグメント(セグメント 0)の画像クロック 1 8 の周波数を固定し、以降のセグメントの画像クロック 1 8 の周波数を可変する場合のいずれの場合においても、図 5 から明らかなように、セグメントの切り替え位置における連続性が保持される。

$[0\ 0\ 4\ 2]$

次に、初期誤差比率 y 0 および誤差比率 y k の算出方法、およびそれらに応じた初期周期 2 7 および変倍係数 2 3 の補正方法について図 6 を参照しながら説明する。図 6 は図 2 の主走査倍率補正回路における制御方法を説明するための図である。

[0043]

初期周期設定レジスタ26には初期誤差比率γ0に応じた値、変倍係数設定レ

ジスタ22には誤差比率 y k に応じた値がそれぞれ保持されており、これらに基づいて、画像クロック18が生成される。この初期誤差比率 y 0 は、B D信号29に基づいて決定される書き出し基準位置から最初に印字される画素の実際の印字位置までの距離(セグメント0の長さ)と、上記書き出し基準位置から最初に印字される画素の理想の印字位置までの距離(セグメント0の長さ)との比率を表すものである。誤差比率 y k は、ある画素の実際の印字位置から次の画素の実際の印字位置までの距離(セグメント1,…の長さ)と、ある画素の理想の印字位置から次の画素の理想の印字位置までの距離(セグメント1,…の長さ)との比率を表すものである。

$[0\ 0\ 4\ 4]$

ここで、実際の印字位置とは、所定の画像クロック18に基づいて、セグメント毎に1画素印字を設定した印字パターン制御信号19による印字パターンを印字した場合の画素の印字位置であり、この印字位置は、その印字パターンを読み取ることによって得られるものである。この実際の印字位置の検出手順については後述する。

[0045]

上記印字パターンは、各セグメントの切替前後の 1 dot \pm たは複数dot で構成される。例えば印字パターンのセグメント 0 に対しては、セグメント 0 区間の最後の複数dotで、また、印字パターンのセグメント 1 に対しては、セグメント 1 区間の最初の 1 dot(ドット)またはセグメント 1 区間の最初の 1 dot(ドット)またはセグメント 1 区間の最初の複数dotで構成される。または、セグメント 0 区間の最後部とセグメント 1 区間の最初部にまたがる複数dotで構成するようにしてもよい。さらに、セグメント分割数をm、印字されるパターン数をkとすると、 $2 \le k \le m \le 256$ の関係があり、セグメントの切り替わりで必ずしも印字しなくともよい。さらに、セグメント 0 区間で印字する場合の画像クロックは10 = r vdoとなり、セグメント 1 区間で印字する場合の画像クロックは11 = r 1 + r refとなる。

[0046]

これに対し、理想の印字位置とは、予め想定された $f - \theta$ レンズの光学特性お

よび画像クロック周期などを考慮して上記印字パターンにおける画素位置として 予め理論的に求められたものである。上記書き出し基準位置から最初に印字され る画素の理想の印字位置までの距離 [理論値] dsは、初期値6として初期値d s格納回路5に格納されており、ある画素の理想の印字位置から次の画素の理想 の印字位置までの距離 [理論値] dは、所定値12として所定値d格納回路11 に格納されている。

[0047]

初期セグメントに対する初期周期をS、補正後の初期周期をS'とし、また、書き出し基準位置から最初に印字される画素の実際の印字位置までの距離をds'とすると、初期誤差比率 γ 0はds'/dsと表され、次の(9)式が成り立つ。

$$S' = S \cdot (d s' / d s)$$

$$S' = \gamma \cdot 0 \cdot S \qquad \cdots (9)$$

よって、初期周期設定レジスタ26に予め格納されている初期周期S(理論値)は、上記(9)式に従い、初期誤差比率γ0に応じた周期S'に補正される。

[0049]

一方、各セグメント(セグメント 1 からのセグメント)を構成する画素数を n、単位セグメント当りの周期を t、解像度(印字幅)を n ひは、理想の印字位置では、(10)式が成り立つ。

[0050]

 $t = n \cdot \tau \, vdo$

 $d = n / D dp i \qquad \cdots (1 0)$

ここで、τvdoは画像クロック周期である。

[0051]

同様に実際の印字位置では、セグメント1での画像クロック周期を τ segl、実際の解像度をDdpil'とすると、(11)式が成り立つ。

[0052]

 $t = n \cdot \tau \text{ segl}$

$$d l = n / Ddpil' \qquad \cdots (1 1)$$

これにより、セグメント 1 における所定値 d 格納回路 1 1 に格納された理想の印字位置 d と主走査間隔 d k 計測回路 3 で計測された実際の印字位置 d 1 (主走査間隔計測信号 4)の関係から、誤差比率 γ 1 1 1 2 1 3 が得られる。

[0053]

d : d 1 = n / Ddpi : n / Ddpil' = n ·
$$\tau$$
 vdo : n · τ segl
 τ segl = τ vdo · (d 1 / d)
 τ segl = γ 1 · τ vdo ··· (1 2)

セグメント 1 を構成する補助画素周期 T 1 は基準クロック周期 τ refおよび変 倍係数 α から補助画素周期 T $1=\tau$ ref・ α 1 となり、補正後の変倍係数 α 1 は、(1 3)式のように求められる。

[0054]

$$\tau \operatorname{segl} = \tau \operatorname{ref} \cdot \alpha \ 1' = \gamma \ 1 \cdot \tau \operatorname{vdo}$$

$$\alpha \ 1' = \gamma \ 1 \cdot (\tau \operatorname{vdo}/\tau \operatorname{ref}) \qquad \cdots (1 \ 3)$$

[0055]

$$\tau \operatorname{seg2} = \tau \operatorname{ref} \cdot \alpha \ 2' = \gamma \ 2 \cdot \tau \operatorname{vdo}$$

$$\alpha \ 2' = \gamma \ 2 \cdot (\tau \operatorname{vdo}/\tau \operatorname{ref}) \qquad \cdots (1 \ 4)$$

このようにして、変倍係数設定レジスタ22に予め格納されている変倍係数(α 1, α 2;理論値)は、上記(13),(14)式に従い、誤差比率 γ k(γ 1, γ 2)に応じた変倍係数(α 1', α 2')に補正される。

[0056]

次に、実際の印字位置の検出手順について図7ないし図9を参照しながら説明する。図7は図2の主走査間隔dk検出回路1および主走査間隔dk計測回路3の内部構成を示すブロック図、図8は図7の主要ブロックのタイミングチャート

、図9は印字パターンの一例を示す図である。

[0057]

主走査間隔 d k 検出回路 1 は、図 7 に示すように、リーダスキャナなどで構成される画像読取り部 4 5、比較器 4 9 および閾値電圧 Vth 発生部 4 8 を有する。

[0058]

主走査間隔 d k 計測回路 3 は、A N D 回路 5 0 と、カウンタクロック発生器(C L K) 5 2 と、カウンタ 5 3 と、平均化回路 5 5 と、主走査周期格納回路 5 7 と、初期周期補正回路 5 8 とを有する。

[0059]

主走査間隔 d k 検出回路 1 においては、実際の印字位置を検出するために、例えば図 9 に示す印字パターンを読み取る際には、図 8 に示すように、まず、画像読取り部 4 5 からスタートパルス(STARR PLS) 4 6 が出力される。スタートパルス(STARR PLS) 4 6 が出力される。そして、画像読取り部 4 5 からの画像読取り出力 4 7 が比較器 4 9 に入力される。比較器 4 9 においては、画像読取り出力 4 7 と閾値電圧Vth発生部 4 8 からの閾値電圧Vthとが比較され、この比較結果が二値化される。この二値化信号は、主走査間隔信号 2 として主走査間隔 d k 計測回路 3 に出力される。

[0060]

主走査間隔 d k 計測回路 3 においては、主走査間隔信号 2 とスタートパルス(STARR PLS) 4 6 が A N D 回路 5 0 に入力される。 A N D 回路 5 0 は、 H レベルの主走査間隔信号 2 またはスタートパルス(STARR PLS) 4 6 が入力される毎にクリア信号(clr信号) 5 1 をカウンタ 5 3 に入力する。カウンタ 5 3 は、カウンタ 5 3 からのクリア信号(clr信号) 5 1 の入力から次のクリア信号 5 1 が入力されるまで、 C L K 5 2 から発生されるカウンタクロックをカウントし、そのカウント値 5 4 を出力する。例えば、スタートパルス(STARR PLS) 4 6 の入力から H レベルの主走査間隔信号 2 が入力されるまでのカウント値は、書き出し基準位置から最初に印字される画素の実際の印字位置までの距離すなわちセグメント 0 の主走査方向の長さに対応する初期周期カウント値である。カウンタ 5 3 のカウント値 5 4 は、平均化回路 5 5 に入力される。平均回路 5 5 は、所定回数の

主走査読取りが終了するまでのすなわち所定回数のスタートパルス (STARR PLS) 46の入力があるまでの主走査毎の各カウント値54をそれぞれ平均化する。この平均化回路55による平均化は、画像読取り部45での誤差を抑える目的で行われるものであり、その平均回数は任意の回数でよい。そして、この平均化された各カウント値56は、主走査周期格納回路57に保持される。

[0061]

主走査周期格納回路 5 7 に格納されている平均化されたカウント値 5 6 の内、初期周期カウント値は、画像読取り部 4 5 の走査開始タイミングに対して書き出しタイミングを補正するために、初期周期補正回路 5 8 により補正される。これは、主走査間隔dk計測回路 3 で用いているスタートパルス 4 6 と書き出し位置を決定する B D 信号 2 9 との間に位相差があるためである。

[0062]

そして、主走査周期格納回路 5 7 に格納されている平均化されたカウント値 5 6 は、主走査間隔計測信号 4 としてスイッチ S Wに出力される。ここで、初期周期すなわちセグメント 0 に対する主走査間隔計測信号 4 がスイッチ S Wに入力される場合、スイッチ S Wは、画像クロック生成部 1 7 からの変調クロック制御信号 3 3 により、初期周期に対する主走査間隔計測信号 4 が初期誤差比率 y 0 算出回路 7 に入力されるように切り替え動作する。また、他のセグメントに対する主走査間隔計測信号 4 がスイッチ S Wに入力される場合、スイッチ S W は、画像クロック生成部 1 7 からの変調クロック制御信号 3 3 により、他のセグメントに対する主走査間隔計測信号 4 が誤差比率 y k 算出回路 1 3 に入力されるように切り替え動作する。

[0063]

このように、本実施形態では、基準画像(図9に示す)を読み取り、読み取られた基準画像中の分割された各セグメントにそれぞれ対応する画素間距離(主走査間隔信号4)を計測し、計測された画素間距離のそれぞれと理想画素間距離との誤差比率γkを算出し、算出された誤差比率γkのそれぞれに応じて対応するセグメントの変倍係数αkを変更するので、印字比率を高精度に補正することができ、高い印字品質を得ることができる。

[0064]

また、上記主走査倍率補正回路を構成するブロックの全て(但し、主走査間隔 d k 検出回路 1 の画像読取り部を除く)または一部を、ASICまたは他の集積 回路などとして構成することは可能である。

[0065]

本発明の実施態様を以下に列挙する。

[0066]

[実施態様1] 像担持体上のレーザビームで露光走査される主走査ラインを画素単位で複数のセグメントに分割するセグメント分割手段と、基準クロック周期と前記複数のセグメントにそれぞれ対応する変倍係数とに基づいて前記複数のセグメントにそれぞれ対応する補助クロック算出手段と、予め設定されている初期周期値と前記複数のセグメントにそれぞれ対応する補助クロック周期とに基づいて前記複数のセグメントにそれぞれ対応する画像クロックを生成する画像クロック生成手段とを有する周波数変調装置であって、基準画像を読み取り、該読み取られた基準画像中の前記複数のセグメントにそれぞれ対応する注目画像間距離を計測する走査間隔計測手段と、基準値を格納する基準値格納手段と、前記計測された注目画像間距離のそれぞれと前記基準値との誤差比率を算出する誤差比率算出手段と、前記算出された誤差比率のそれぞれに応じて対応するセグメントの変倍係数を変更する変倍係数変更手段とを備えることを特徴とする周波数変調装置。

[0067]

[実施態様 2] 前記初期周期値を変更する初期周期値変更手段を備えることを特徴とする実施態様 1 記載の周波数変調装置。

[0068]

[実施態様3] 請求項1記載の周波数変調装置が設けられていることを特徴とする画像形成装置。

[0069]

[実施態様 4] 像担持体上のレーザビームで露光走査される主走査ラインを 画素単位で複数のセグメントに分割するセグメント分割手段と、基準クロック周 期と前記複数のセグメントにそれぞれ対応する変倍係数とに基づいて前記複数のセグメントにそれぞれ対応する補助クロック周期を算出する補助クロック算出手段と、予め設定されている初期周期値と前記複数のセグメントにそれぞれ対応する補助クロック周期とに基づいて前記複数のセグメントにそれぞれ対応する画像クロックを生成する画像クロック生成手段とを有する周波数変調装置の周波数変調方法であって、基準画像を読み取り、該読み取られた基準画像中の前記複数のセグメントにそれぞれ対応する注目画像間距離を計測する走査間隔計測工程と、前記計測された注目画像間距離のそれぞれと予め設定されている基準値との誤差比率を算出する誤差比率算出工程と、前記算出された誤差比率のそれぞれに応じて対応するセグメントの変倍係数を変更する変倍係数変更工程とを備えることを特徴とする周波数変調方法。

[0070]

【発明の効果】

以上説明したように、本発明によれば、基準画像を読み取り、該読み取られた 基準画像中の複数のセグメントにそれぞれ対応する注目画像間距離を計測し、計 測された注目画像間距離のそれぞれと基準値との誤差比率を算出し、算出された 誤差比率のそれぞれに応じて対応するセグメントの変倍係数を変更するので、印 字比率を高精度に補正することができ、高い印字品質を得ることができる。

【図面の簡単な説明】

【図1】

本発明の一実施形態に係る画像形成装置の光学走査ユニットの構成を模式的に示す図である。

【図2】

本発明の一実施形態に係る主走査倍率補正回路の構成を示すブロック図である

【図3】

図2の画像クロック生成部17の構成を示すブロック図である。

図4

セグメントとセグメント内の画像クロック18の周期との関係を示すグラフで

ある。

【図5】

セグメント内の画像クロック18の周期を多段階に可変させたときの関係を示すグラフである。

【図6】

図2の主走査倍率補正回路における制御方法を説明するための図である。

【図7】

図2の主走査間隔dk検出回路1および主走査間隔dk計測回路3の内部構成を示すブロック図である。

【図8】

図7の主要ブロックのタイミングチャートである。

【図9】

印字パターンの一例を示す図である。

【図10】

印字位置と $f - \theta$ レンズの歪率との関係の一例を示す図である。

【符号の説明】

- 1 主走査間隔 d k 検出回路
- 3 主走査間隔 d k 計測回路
- 5 初期値 d s 格納回路
- 7 初期誤差比率γ0算出回路
- 9 初期誤差比率γ0格納回路
- 11 所定值 d 格納回路
- 13 誤差比率 y k 算出回路
- 15 誤差比率γk格納回路
- 17 画像クロック生成部
- 20 基準クロック発生部
- 22 変倍係数設定レジスタ
- 2 4 補助画素発生回路
- 26 初期周期設定レジスタ

- 28 変調クロック発生回路
- 30 変調クロック制御回路
- 31 画素数設定レジスタ
- 35 レーザ駆動回路
- 36 レーザユニット
- $40 \quad f \theta \nu \nu \vec{\lambda}$
- 42 感光ドラム
- 43 ビーム検出センサ
- 45 画像読取り部
- 53 カウンタ
- 5 5 平均化回路
- 57 主走查周期格納回路
- 58 初期周期補正回路

【書類名】

図面

【図1】

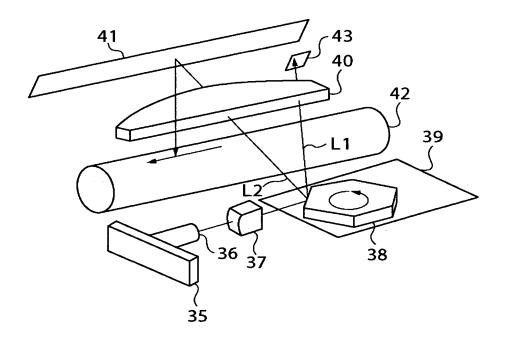
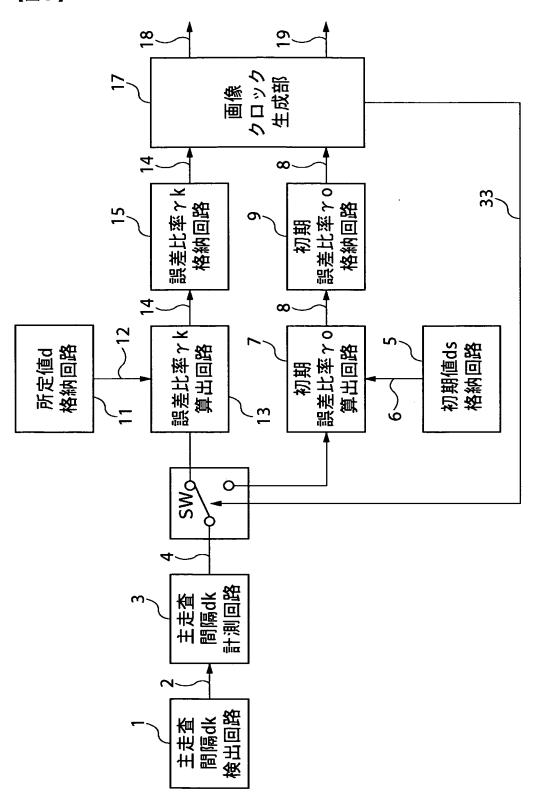
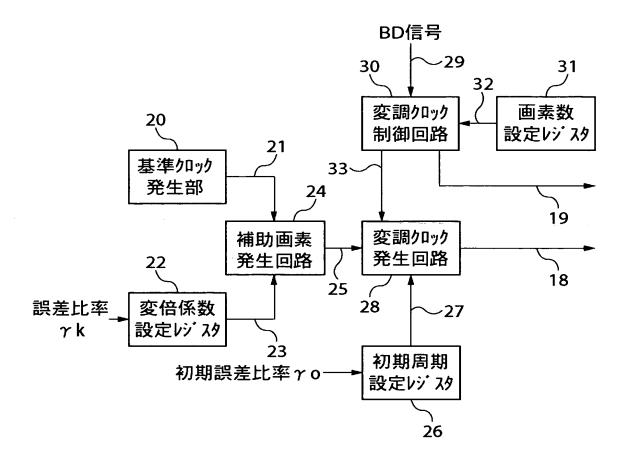


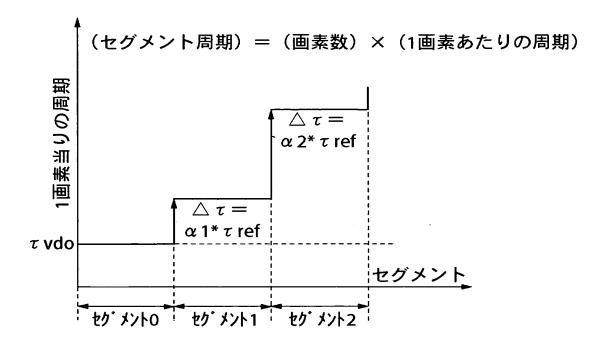
図2]



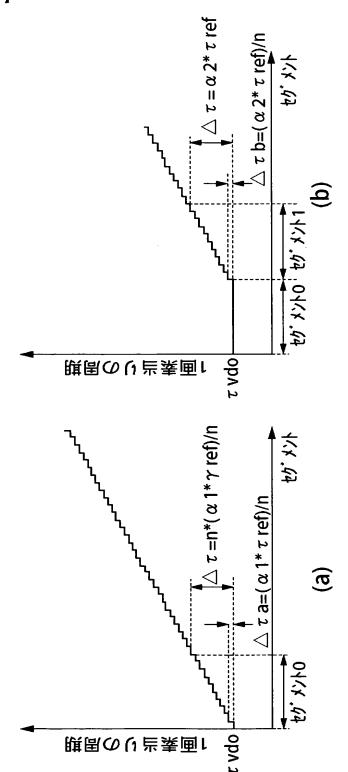
【図3】



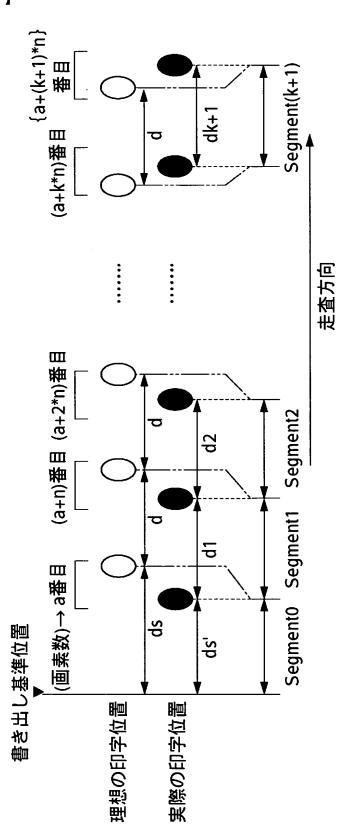
【図4】



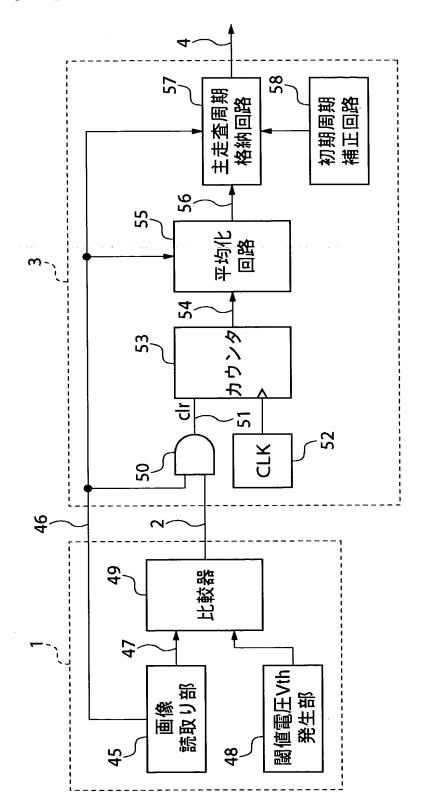
【図5】

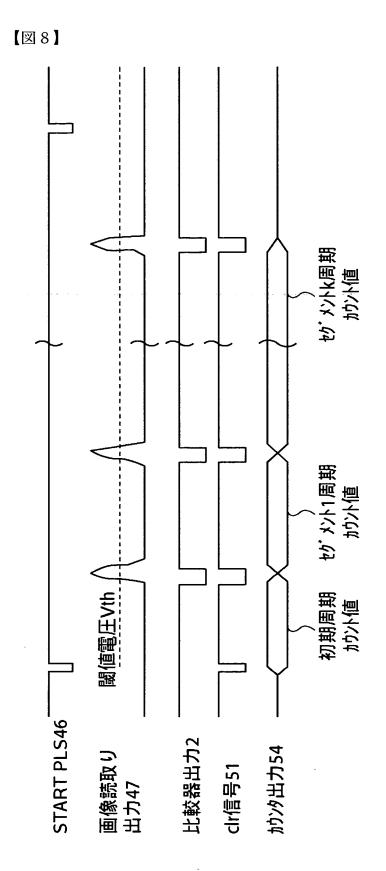


【図6】

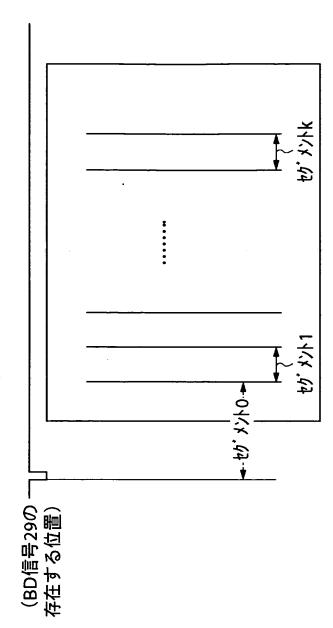


【図7】

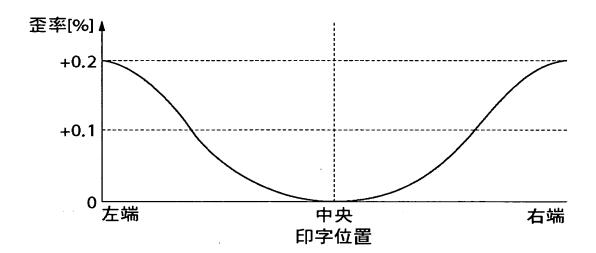








【図10】



【書類名】 要約書

【要約】

【課題】 印字比率を高精度に補正することができ、高い印字品質を得ることができる周波数変調装置を提供する。

【解決手段】 主走査倍率補正回路は、基準画像(図9に示す)を読み取り、読み取られた基準画像中の分割された各セグメントにそれぞれ対応する画素間距離(主走査間隔信号4)を計測し、計測された画素間距離(主走査間隔信号4)のそれぞれと理想画素間距離との誤差比率γkを算出し、算出された誤差比率γkのそれぞれに応じて対応するセグメントの変倍係数αkを変更する。

【選択図】 図2

特願2003-064996

出願人履歴情報

識別番号

[000001007]

1. 変更年月日

1990年 8月30日

[変更理由]

新規登録

住所

東京都大田区下丸子3丁目30番2号

氏 名

キヤノン株式会社